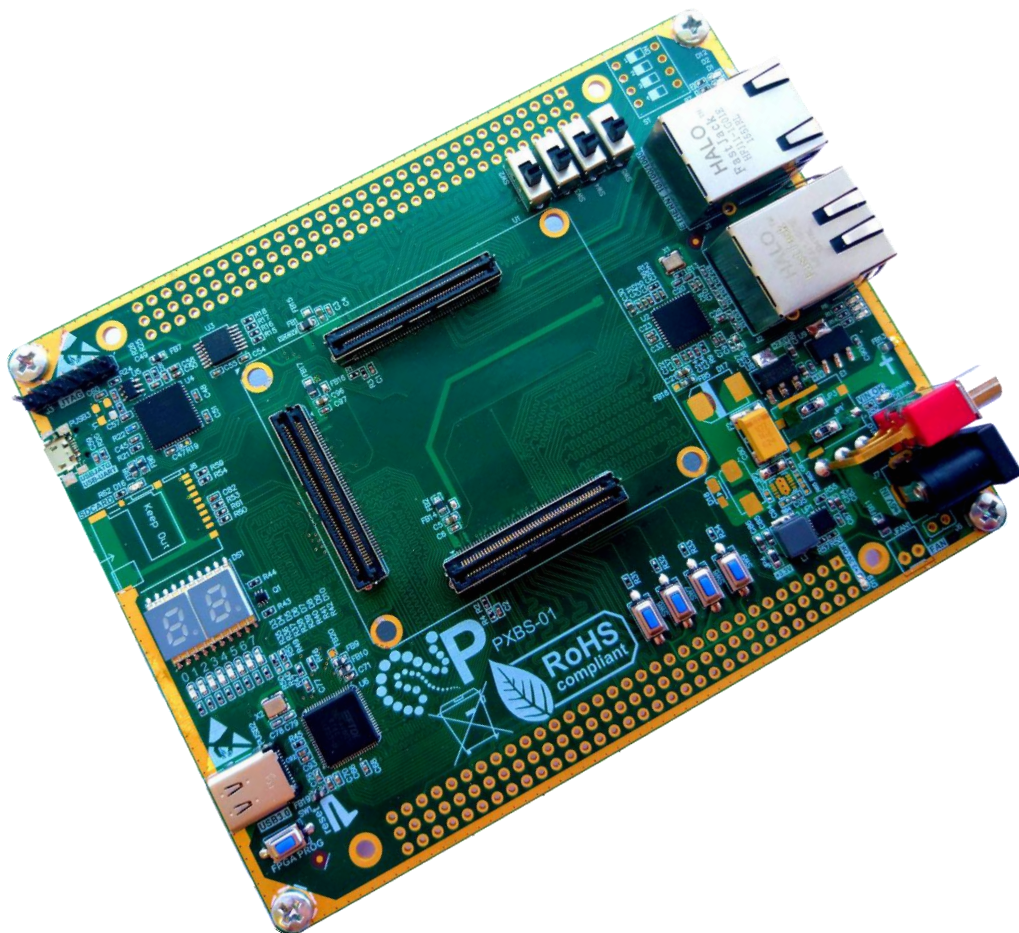


PXBS01

High Speed Series Base Board User Guide

Ver. 1.1



۱ معرفی

برد PXBS01 برد بستری برای ارزیابی و تست مینی بردهای FPGA است. انواع مختلف مینی بردهای PX6SH02، PX7KH01، PX7AH01 و PX7Z01 قابل نصب بر روی این برد هستند. وجود ارتباطات پرسرعت متعدد روی این برد مانند دو پورت شبکه Gigabit با نرخ انتقال داده تا 980Mb/s در مد UDP/IP، یک پورت USB3.0 Super Speed با نرخ انتقال داده تا 3Gb/s و کانکتور USB Type-C به همراه USB2.0 Full Speed و UART و پروگرامر JTAG بر روی برد، امکان تست مینی برد های مختلف و بکارگیری این برد را در بسیاری از پروژه ها که نیاز به پردازش یا تبادل داده با سرعت بالا دارند را فراهم میکند.

امکانات این برد عبارتند از:

۱. امکان اتصال انواع مینی بردهای پر سرعت FPGA
۲. ارتباط شبکه 10/100/1000 با تراشه PHY نوع 88E1116R
۳. کانکتور شبکه 10/100/1000 جهت ارتباط با PHY مینی برد
۴. ارتباط USB3.0 Super Speed با تراشه FT601Q و کانکتور USB Type-C
۵. ارتباط USB2.0 و UART با تراشه FT2232H
۶. JTAG بر روی برد بدون نیاز به پروگرامر خارجی
۷. کانکتور Micro SD Card
۸. دو عدد کانکتور I/O با 40 پایه خروجی روی هر کانکتور، مجموعاً ۸۰ عدد I/O
۹. نمایشگر Seven-Segment دوتایی
۱۰. 8 عدد LED کاربر
۱۱. چهار Push Button به همراه چهار Slide Switch یا Dip Switch
۱۲. تغذیه کامل بر روی برد با تغذیه ورودی 5V از طریق آداپتور

سایر پایه های FPGA با استفاده از کانکتورهای J4 و J5 به خروجی متصل شده اند تا در صورت نیاز کاربر برای کاربردهای دیگر مورد استفاده قرار گیرند. تعداد ۸۰ پایه FPGA از طریق این کانکتورها به خروجی داده شده اند که هر کانکتور ۴۰ پایه خروجی دارد که دو به دو بصورت دیفرانسیلی مسیر کشی شده اند.

٢ خلاصه مشخصات

Model Name	PXBS-01-L	PXBS-01-LU
Core Board	PX6SH02,PX7KH01,PX7ZH01	PX6SH02,PX7KH01,PX7ZH01
USB3.0 SS	No Connection	FT601Q 32bit Bus (FTDI, 5Gb/s)
SD Card	No Connection	DM3AT-SF-PEJM5(Mini SD Card Slot)
Ethernet Conn	HFJ11-1G01ERL RJ45 Connector (Halo, 10/100/1000)	
Ethernet PHY	DP83867IS (Texas Instruments, 10/100/1000, RGMII)	
USB or UART	USB2.0 Full Speed or UART Using FT2232H Channel B	
JTAG	On Board JTAG Using FT2232H Channel A and 6pin JTAG	
Seven Segment	Dual Yellow 8 Digit Seven Segment (ACDC02-41SGWA-F01)	
LEDs	8 Blue User LED	
Push Button	4 User Push Button	
Slid Switch	4 User Slid Switch	
User I/O	80 user I/O In Triple Row 96 Pin Connectors (x2, 80)	
Power Input	DC 5.0 V [4.5V-5.5V]	
PCB	4 Layer FR-4 t1.6 [mm] Immersion gold	
Dimensions	13 x 10 [mm]	
Accessories	650470-5 3x32pin (x2)	
	Stand (x4)	
	Power Adapter	
	USB Micro Cable	
	Ethernet UTP Cat 5E Cable	

Table 1: PXBS01 Series Specification

۲.۱ بلوک دیاگرام

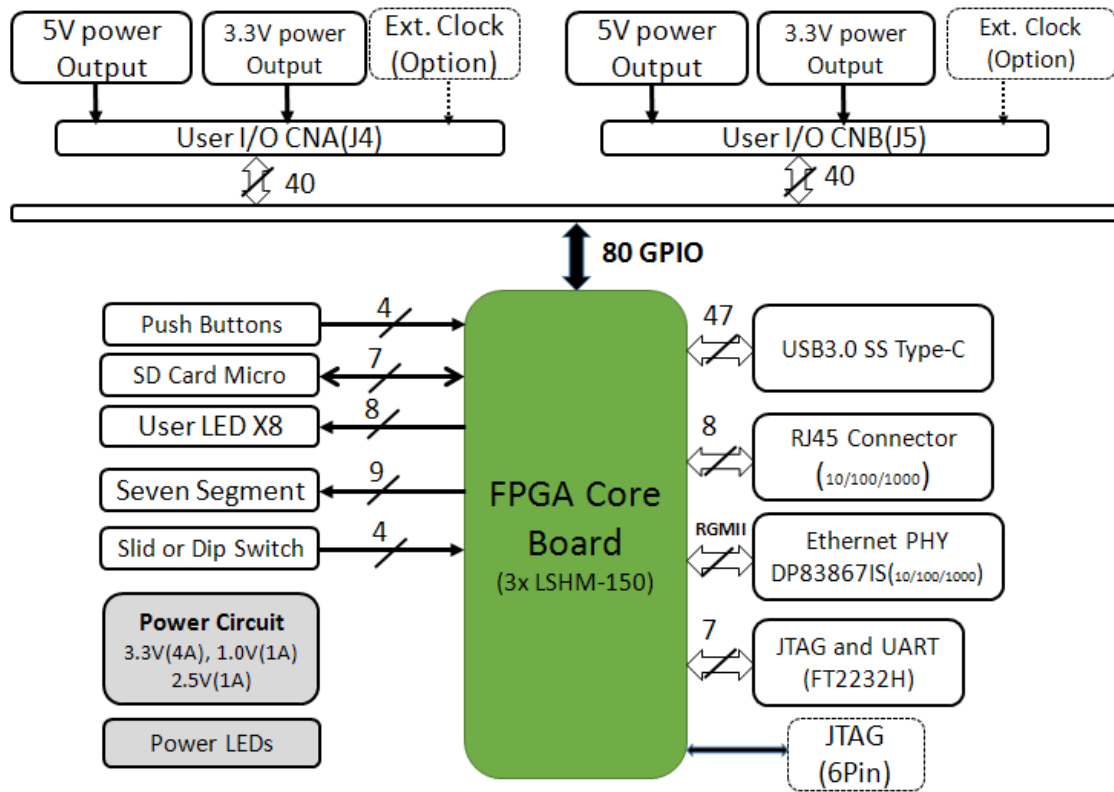


Figure ۲ : PXBS01 Block Diagram

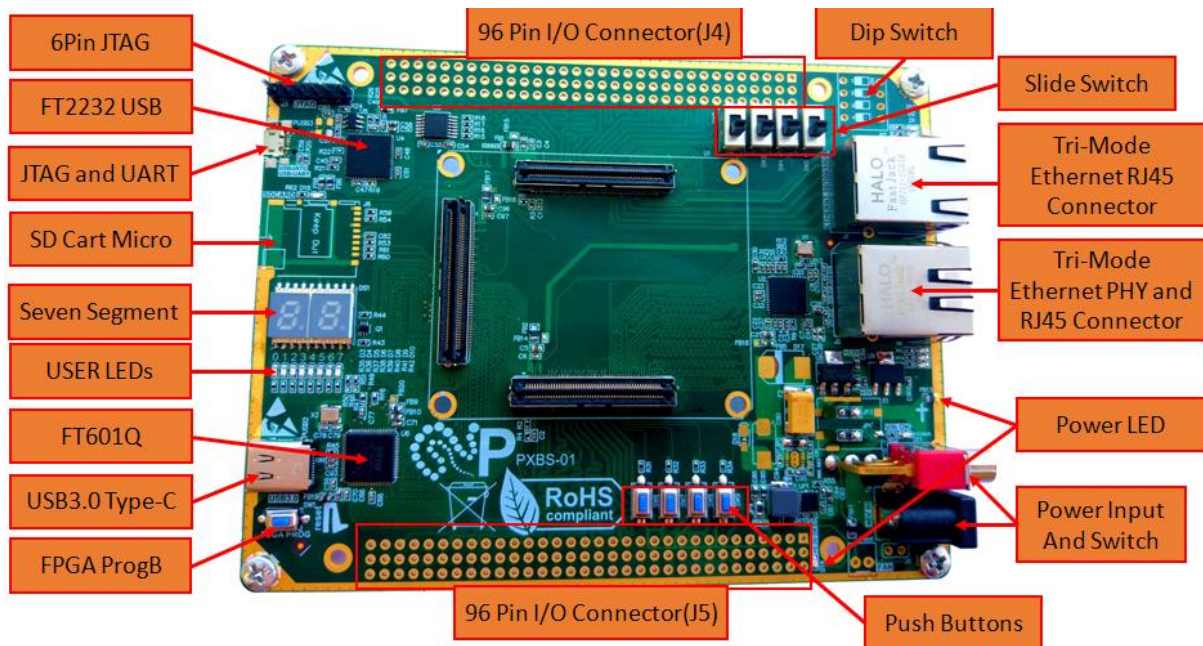


Figure ۱ : PXBS01 Parts Location

۲,۲ Core Board

برد PXBS01 قابلیت نصب انواع مختلف Core Board های پرسرعت سری H را داراست. مینی بردها یا Core Board ها با سه کانکتور LSHM-150 طراحی میشوند و در طراحی آنها سازگاری نسخه های مختلف لحاظ شده است. البته تفاوت های جزئی وجود دارد ولی در حالت کلی تمام بیس بردها با مینی بردهای مختلف سازگاری دارند.

کانکتور های سوم روی مینی بردها برای ارتباط GTP در نظر گرفته شده اند که تعدادی پایه معمولی هم روی آنها وجود دارد. در طراحی بیس برد حتی الامکان سعی شده است که از کانکتور سوم برای موارد غیر ضروری استفاده شود که در صورت عدم نیاز به این کانکتور، از مونتاژ آن روی مینی برد و بیس برد خودداری شود که موجب کاهش هزینه نهایی خواهد شد. روی برد PXBS01 این کانکتور به USB3.0 و SD Card متصل شده است که در صورت عدم نیاز به این ادوات، میتوان از آن صرف نظر کرد.

۲,۲,۱ برنامه ریزی FPGA

جهت برنامه ریزی FPGA گزینه های زیر در نظر گرفته شده اند:

۱. ارتباط JTAG از طریق مبدل USB-JTAG با اتصال مستقیم به کامپیوتر
۲. کانکتور ۶ پایه JTAG جهت اتصال مستقیم پروگرامر

۲,۳ تغذیه ورودی

تغذیه ورودی برد PX6SL، ۵ ولت است که امکان تامین آن از طریق پورت USB یا از طریق کانکتورهای ورودی ممکن است. تغذیه ورودی نباید از 5.5 ولت بیشتر باشد، زیرا موجب آسیب به رگولاتورها خواهد شد. همچنین نباید از 4.5 ولت کمتر باشد، زیرا ممکن است سطح ولتاژ خروجی رگولاتورها به مقدار مورد نیاز نرسد.

مدار تغذیه ورودی بصورت زیر است:

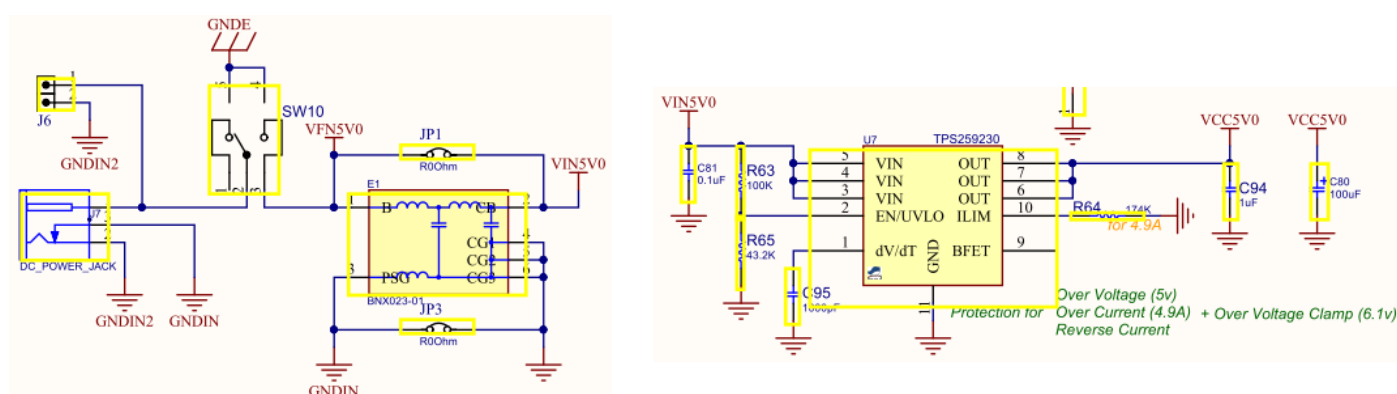


Figure 2: Power Input Switches

مدار فوق ولتاژ ورودی برد را نشان میدهد که پس از عبور از سویچ قطع و وصل از قطعه ی BNX023-01 عبور میکند که یک EMI Filter است. سپس تغذیه به تراشه TPS259230 داده میشود که از قطعات در برابر اتصال تغذیه با پلاریته اشتباه، افزایش ولتاژ (Over Voltage)، اتصال کوتاه (Short Circuit) و افزایش جریان (Over Current) محافظت میکند

۲,۴ تغذیه I/O

تغذیه بانکهای مینی برد های FPGA میتوانند از 3.3V بیس برد PXBS01 یا از تغذیه VIO خود مینی برد تامین شوند. تغذیه های مختلف از طریق فریت بیت جدول ۳ قابل انتخاب است.

Connector	Power Supply Rail	Voltage
U1A	VIOA	FB1(3.3v)- default FB15(VIO_A)
U1C	VIOB	FB2(3.3v)- default FB14(VIO_B)
U1B	VIOC	FB17(3.3v)- default FB16(VIO_B)

Table ۱ : Core Board I/O Voltage Selection

هنگام تحویل برد FB1، FB2 و FB17 مونتاژ شده اند و تغذیه 3.3V روی تمام I/O ها برقرار است. کانکتورهای J4 و J5 به ترتیب به کانکتورهای U1A و U1C متصل شده اند. تغذیه I/O های این دو کانکتور قابل انتخاب بین 3.3 و یا تغذیه VIO از طریق کانکتور ورودی مورد نظر است.

۲,۵ 10/100/1000 Tri-Mode Ethernet PHY

برد PXBS01 از یک تراشه 88E1116R شرکت Marvell با مرجع U2، برای ارتباط شبکه در مد 10، 100 یا 1000 Mb/s استفاده میکند. این تراشه روی برد قرار گرفته است و اتصال آن به کابل شبکه از طریق کانکتور RJ-45 (HFJ11-1G01E) و مرجع J2 انجام میشود. این کانکتور از مگنت داخلی استفاده میکند و نیاز به استفاده از مگنت خارجی را مرتفع میکند.

U1 Conn Pin	Schematic Net Name	I/O Standard	88E1116R PHY U2	
			Pin Number	Pin Name
B93	RGMII_RXD0	LVC MOS33	50	RXD0
B89	RGMII_RXD1	LVC MOS33	51	RXD1
B87	RGMII_RXD2	LVC MOS33	54	RXD2
B85	RGMII_RXD3	LVC MOS33	55	RXD3
B95	RGMII_RXCTRL	LVC MOS33	49	RX_CTRL
B8	RGMII_RXCLK	LVC MOS33	53	RX_CLK
B83	RGMII_TXD0	LVC MOS33	58	TXD0
B79	RGMII_TXD1	LVC MOS33	59	TXD1
B77	RGMII_TXD2	LVC MOS33	61	TXD2
B75	RGMII_TXD3	LVC MOS33	62	TXD3
B73	RGMII_TXCTRL	LVC MOS33	63	TX_CTRL
B7	RGMII_TXCLK	LVC MOS33	60	TX_CLK
B79	PHY2_MDC	LVC MOS33	48	MDC
B99	PHY2_MDIO	LVC MOS33	45	MDIO
B65	PHY2_RESET#	LVC MOS33	10	RESET_N

Table ۲ : Ethernet PHY Connections

اتصال PHY به FPGA با پروتکل RGMII امکان پذیر است. ارتباط ریال MDIO برای خواندن و نوشتن رجیستر های داخلی PHY وجود دارد و آدرس PHY مقدار 0b00000 تنظیم شده است.

Ethernet PHY Clock Source ۲,۵,۱

یک کریستال 25MHz 50ppm با مرجع X1 کلاک ورودی PHY را تامین میکند.

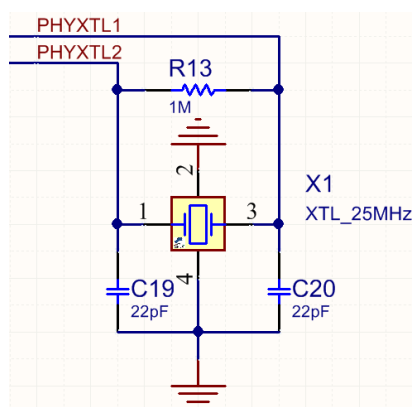


Figure ۴ : Ethernet PHY Clock Source

10/100/1000 Ethernet RJ45 Connector ۲,۶

برد PXBS01 علاوه بر تراشه PHY یک کانکتور RJ-45 با شماره HFJ11-1G01E و مرجع J1 دارد که از طریق کانکتور J1 به تراشه PHY روی Core Board متصل شده است. این کانکتور از مگنت داخلی استفاده میکند و نیاز به استفاده از مگنت خارجی را مرتفع میکند.

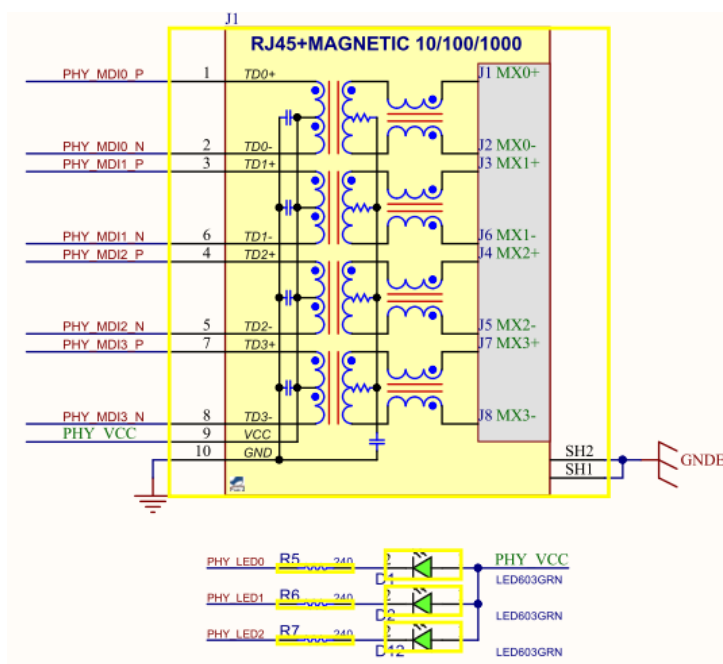


Figure 4 : Ethernet Connector

USB Controller ۲.۷

برد PXBS01 از یک تراشه USB Device شرکت FTDI با شماره FT2232H و مرجع U4، برای ارتباط JTAG و سریال استفاده میکند. این تراشه دو کانال مجزا برای ارتباط سریال یا موازی روی برد دارد. در برد PXBS01 کانال یک برای ارتباط JTAG بمنظور برنامه ریزی FPGA و Flash و کانال دوم جهت تبادل داده با FPGA با پروتکل UART استفاده میکند.

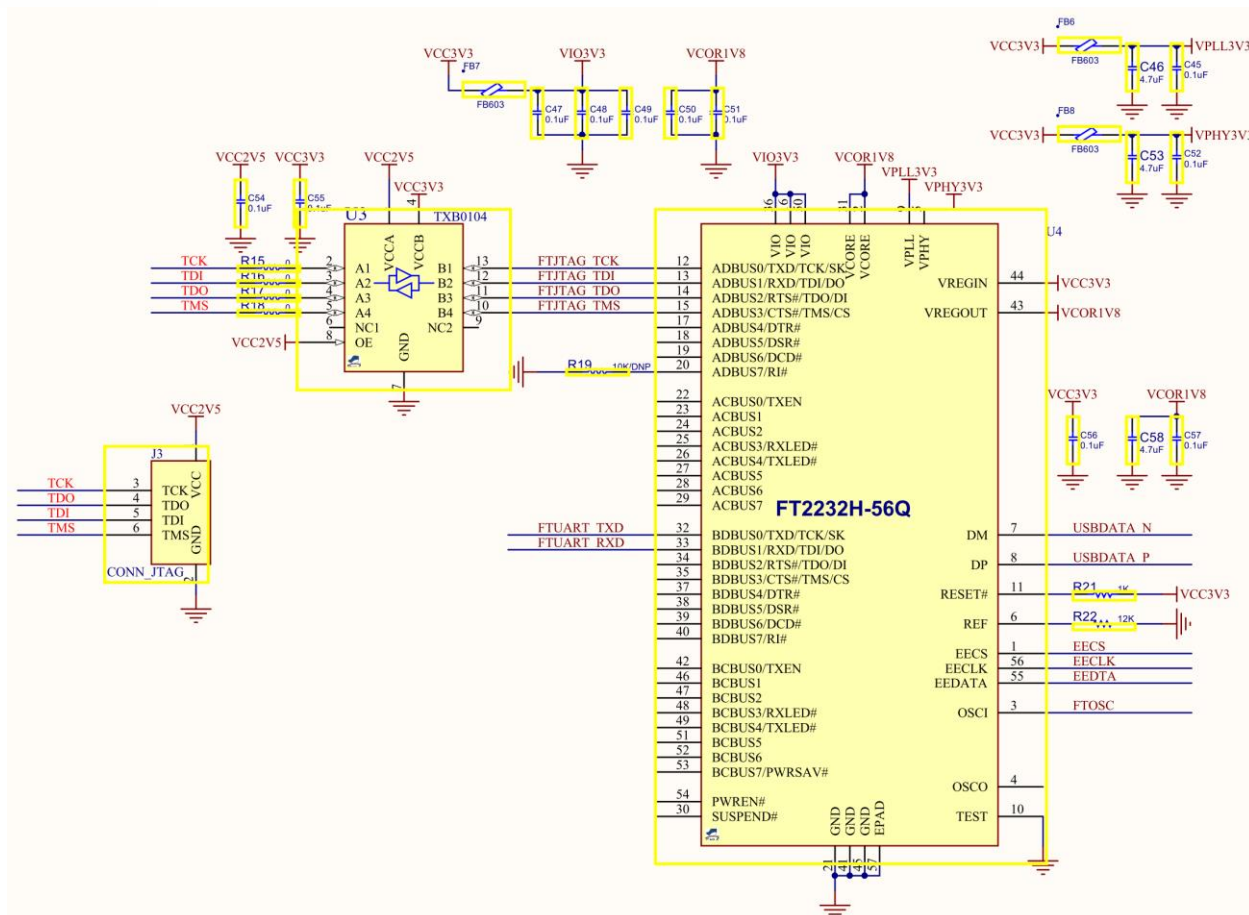


Figure ۶: FT2232 USB Device Schematic

JTAG Interface ۲,۷,۱

کانال یک تراشه FT2232 با پروتکل JTAG به پایه های JTAG ورودی FPGA متصل شده است. هنگام تحویل برد تراشه FT2232 به گونه ای برنامه ریزی شده است که تمام نرم افزارهای Xilinx از این JTAG پشتیبانی میکنند و میتوان از آن برای برنامه ریزی FPGA و QSPI Flash متصل به FPGA استفاده کرد.

خروجی JTAG کانال یک، قبل از اتصال به FPGA از یک Level Shifter با شماره TXB0104 عبور داده میشود که سطح ولتاژ سیگنال را از 3.3V به JTAG_VREF تبدیل میکند تا بتوان با FPGA که روی مینی برد که ولتاژ Configuration آن میتواند متفاوت از 3.3V باشد است، ارتباط ایمنی برقرار کند. تراشه TXB0104 یک Level Shifter دو طرفه است که بصورت اتوماتیک، جهت ورودی را تشخیص داده و امکان تبادل دو طرفه با فرکانس بالا بین دو سطح ولتاژ مختلف را فراهم میکند.

همینطور علاوه بر کانال یک تراشه FT2232 که به عنوان JTAG بکار گرفته شده است، ورودی JTAG تراشه FPGA به یک کانکتور ۶ پایه متصل شده است که امکان اتصال پروگرامر خارجی را به برد PX6SL فراهم میکند.

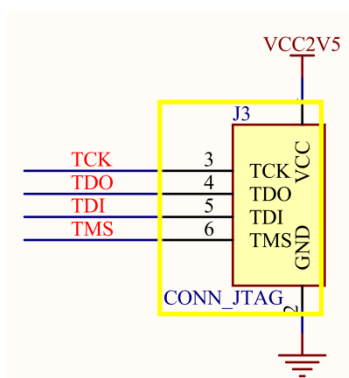


Figure ۷: FPGA JTAG Interfaces

USB-to-UART or USB2.0 Full Speed ۲,۷,۲

کانال دوم تراشه FT2232H به مستقیماً به FPGA متصل شده است. که از پروتکل‌های USB-To-UART و USB2.0 Full Speed پشتیبانی میکند. با برنامه ریزی تراشه FT2232H میتوان هر یک از پروتکل‌های مذکور را پیاده سازی کرد.

U1 Pin	Schematic Net Name	I/O Standard	FT2232H UART U4	
			Pin Number	Pin Name
A75	FTUART_TXD	LVC MOS33	32	TXD
A73	FTUART_RXD	LVC MOS33	33	RXD

Table ۳ : USB to UART Interface

USB Controller Clock Source ۲,۷,۳

یک اسیلاتور 12MHz 50ppm با مرجع ۷1 کلاک ورودی FT2232 را تامین میکند.

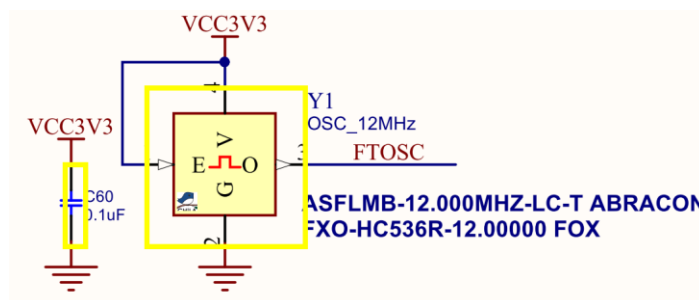


Figure ۸ : FT2232H Clock Source

USB Controller EEPROM Memory ۲,۷,۴

جهت ذخیره داده و برنامه ریزی رجیسترهای کنترلی در زمان Start-Up تراشه FT2232H یک حافظه EEPROM با اندازه ۲۵۶ بیت و شماره 93C56BT-I/MC و مرجع U13 در نظر گرفته شده است.

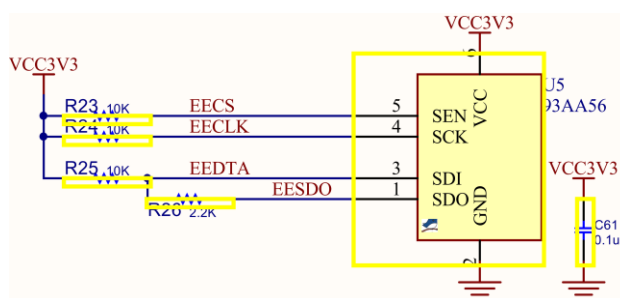


Figure۹ : USB Controller EEPROM Memory

برنامه ریزی این حافظه از طریق برنامه کامپیوتر و تراشه FT2232 انجام میشود و هرگونه تغییر در داده این حافظه موجب تغییر در عملکرد USB Controller میشود.

User GPIO LEDs ۲,۸

شکل ۱۰ شماتیک و جدول ۵ اتصالات ۸ LED کاربر را نشان میدهد که بصورت Active High به FPGA متصل شده است.

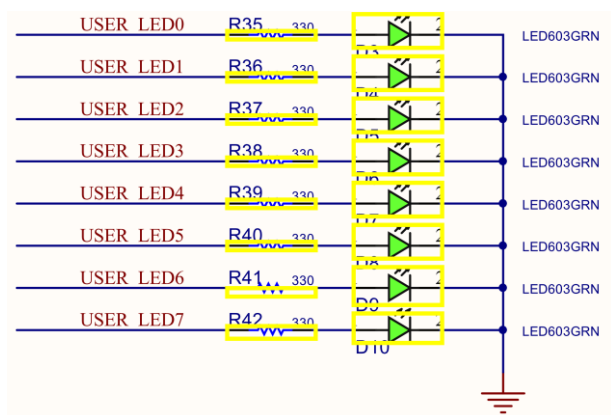


Figure ۱۰ : USER GPIO LED

U1 Pin	Schematic Net Name	I/O Standard	LED Num
B88	USER_LED0	LVC MOS33	D3
B90	USER_LED1	LVC MOS33	D4
B86	USER_LED2	LVC MOS33	D5
B84	USER_LED3	LVC MOS33	D6
B80	USER_LED4	LVC MOS33	D7
B78	USER_LED5	LVC MOS33	D8
B76	USER_LED6	LVC MOS33	D9
B74	USER_LED7	LVC MOS33	D10

Table 5: GPIO LED Connections

Seven Segment ۲,۹

برد PXBS01 یک SMD Seven Segment دوتایی با رنگ زرد دارد که شماتیک و پایه های آن در شکل ۱۱ و جدول ۶ نشان داده شده اند.

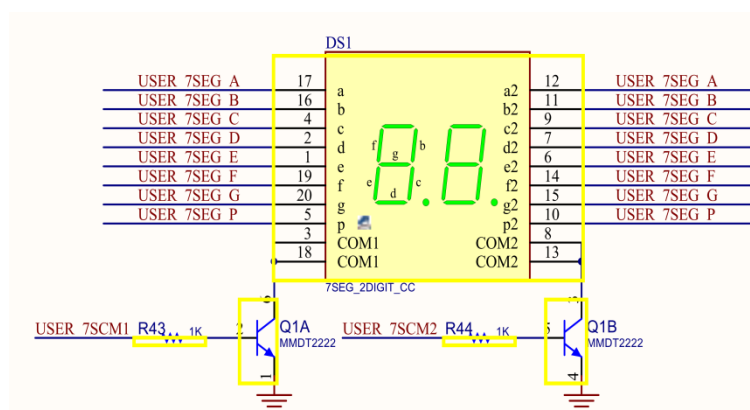


Figure 11: Seven Segment Diagram

U1 Pin	Schematic Net Name	I/O Standard	DS1 Pin
A95	USER_7SEG_A	LVC MOS33	12,17
A93	USER_7SEG_B	LVC MOS33	11,16
A85	USER_7SEG_C	LVC MOS33	4,9
A87	USER_7SEG_D	LVC MOS33	2,7
A89	USER_7SEG_E	LVC MOS33	1,6
A97	USER_7SEG_F	LVC MOS33	14,19
A99	USER_7SEG_G	LVC MOS33	15,20
A83	USER_7SEG_P	LVC MOS33	5,10
A77	USER_7SCM1	LVC MOS33	3,18
A79	USER_7SCM2	LVC MOS33	8,13

Table 6: Seven Segment Pin out

USER Buttons ٢.١٠

چهار دکمه فشاری و چهار دیپ سویچ یا اسلاید سویچ روی برد PXBS01 در نظر گرفته شده است که شماتیک و جدول آن در شکل زیر نشان داده شده اند.

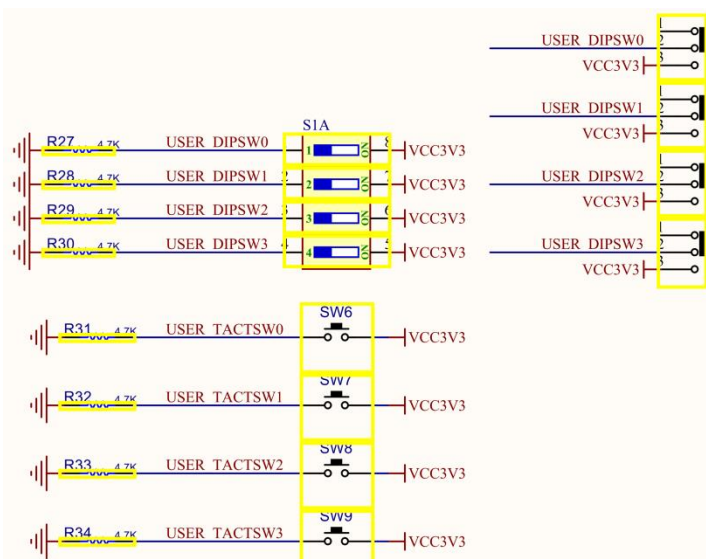


Figure 11 : User Buttons Connections

U1 Pin	Schematic Net Name	I/O Standard	Ref
A63	USER_DIPSW0	LVC MOS33	SW2
A65	USER_DIPSW1	LVC MOS33	SW3
A67	USER_DIPSW2	LVC MOS33	SW4
A69	USER_DIPSW3	LVC MOS33	SW5
B64	USER_TACTSW0	LVC MOS33	SW6
B66	USER_TACTSW1	LVC MOS33	SW7
B68	USER_TACTSW2	LVC MOS33	SW8
B70	USER_TACTSW3	LVC MOS33	SW9

Table 4: User Buttons Pinout

SD Card Memory ۲,۱۱

یک Mini SD Card Slot برای افزودن انواع حافظه SD به برد PXBS01 در نظر گرفته شده است.

SD CARD MEMORY

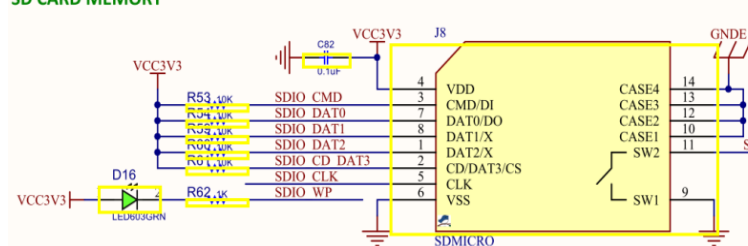


Figure 13: SD Card Diagram

U1 Pin	Schematic Net Name	I/O Standard	J8 Pin
B63	SDIO_CLK	LVC MOS33	5
C39	SDIO_CMD	LVC MOS33	3
A8	SDIO_WP	LVC MOS33	11
A9	SDIO_DAT0	LVC MOS33	7
A10	SDIO_DAT1	LVC MOS33	8
C40	SDIO_DAT2	LVC MOS33	1
C38	SDIO_DAT3	LVC MOS33	2

Table 4: SD Card Connections

۲,۱ USB3.0 Super Speed Device

برد PXBS01 یک درگاه USB3.0 با کانکتور USB Type-C دارد که ارتباط لایه فیزیکی آن با فرکانس 5Gb/s انجام میشود. تراشه FT601Q شرکت FTDI برای این منظور استفاده شده است. ساختار این تراشه در شکل نشان داده شده است.

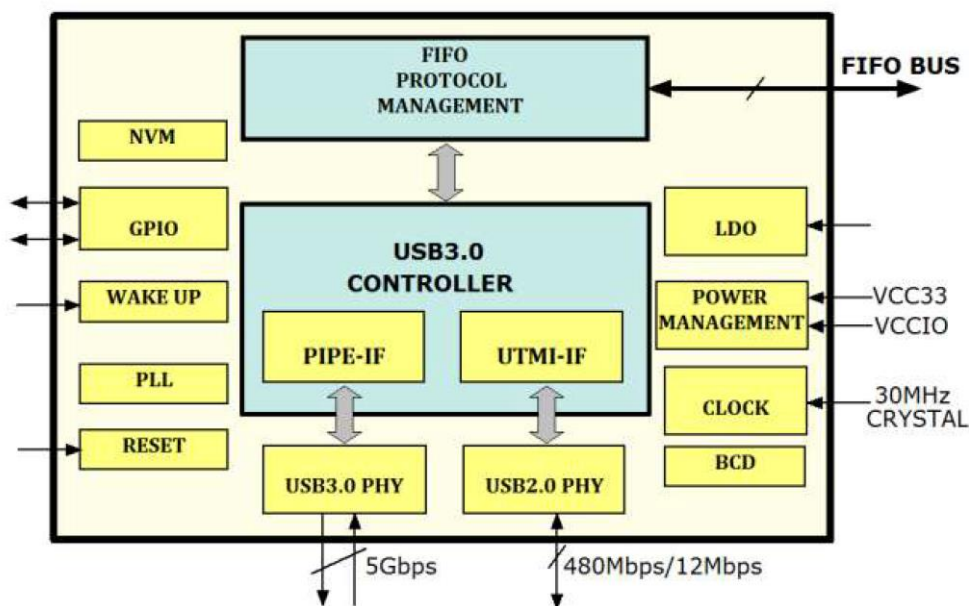


Figure:۱۲ FT601Q Block Diagram

تراشه FT601Q در پکیج QFN-76 ارائه میشود که با ۳۲ بیتی FIFO جهت استفاده از حداکثر پهنای باند اینترفیس USB3.0 را دارد. این تراشه در واقع یک مبدل USB 3.0-to-FIFO است که تمام پروتکل‌های استاندارد USB3.0 را در خود گنجانده است و تبادل داده با کاربر را از طریق اینترفیس FIFO انجام میدهد. بخشهای زیر در این تراشه مجتمع شده اند:

- مدیریت پروتکل FIFO برای ارتباط با کاربر
- کنترلر USB3.0
- لایه فیزیکی USB3.0 و USB2.0
- تعدادی GPIO
- Power Management
- Clock Generator
- power-on-reset (POR)
- regulator LDO

پروتکل USB1.1 Full Speed و USB2.0 High Speed (480Mb/s)، USB3.0 Super Speed (5Gb/s) (12Mb/s) توسط این تراشه پشتیبانی میشوند. شماتیک تراشه کنترلر USB3.0 در شکل ۱۶ نشان داده شده است.

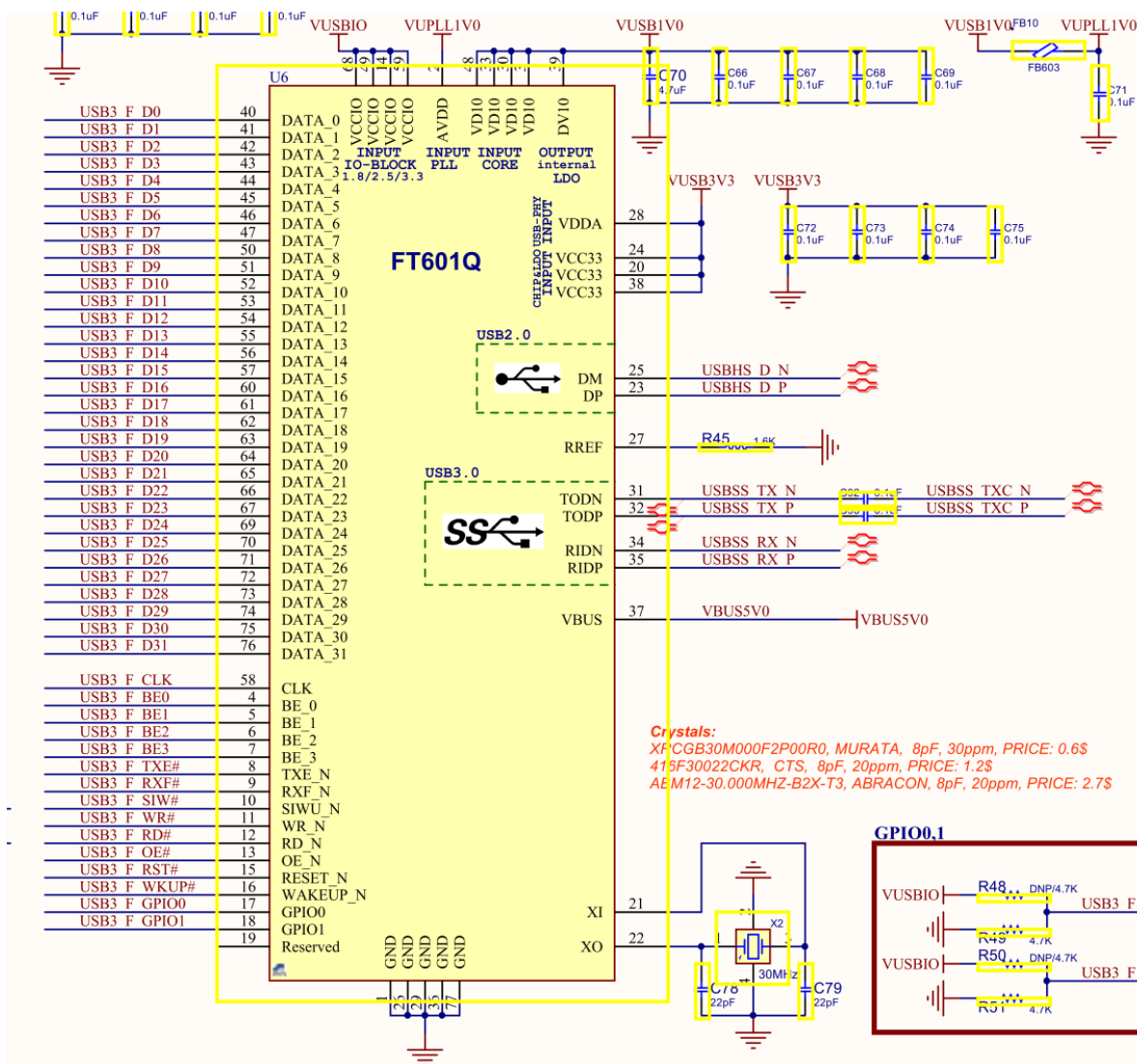


Figure 13: USB3.0 Controller Schematic

پایه های GPIO0 و GPIO1 برای تنظیم ارتباط FIFO بین multi-Channel و 245 Sync و همینطور انتخاب تعداد کانالها استفاده میشوند. شکل ۱۷ حالت‌های مختلف با توجه به مقدار صفر یا یک روی پایه های GPIO0 و GPIO1 را نشان میدهد.

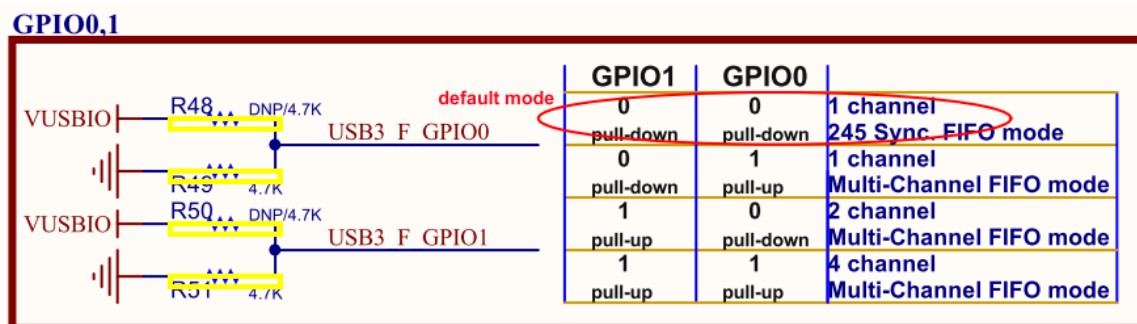


Figure ۱۴: FT601Q GPIO0,1 Mode

در حالت پیش فرض مقاومت های R49 و R51 مونتاژ شده اند که حالت تک کانال 245 Sync FIFO را انتخاب میکند.

۲,۱,۱ USB3.0 Type-C Connector

جهت سهولت استفاده کاربر و در دسترس بودن کابل Type-C به دلیل استفاده تجاری، این کانکتور به جای کانکتور های USB3.0 Micro استفاده شده است. پایه های کانکتور Type-C بصورت شکل ۱۸ است

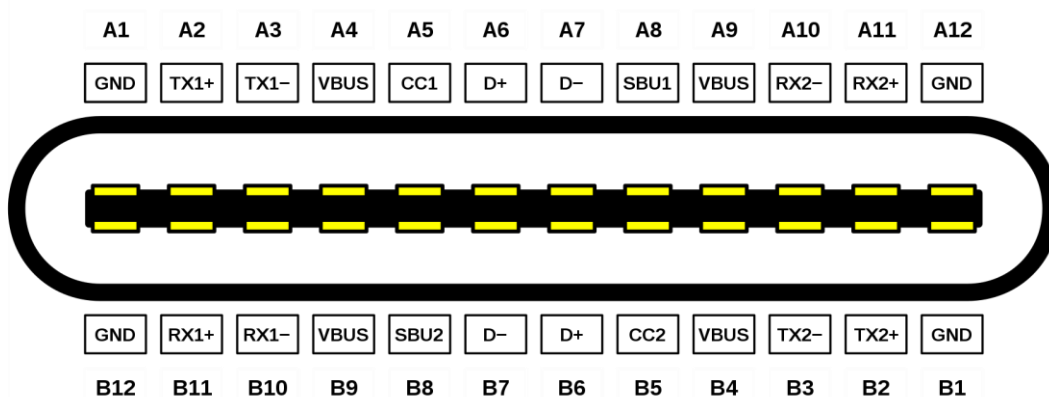


Figure ۱۵: USB Type-C Pinout

استاندارد این کانکتورها به گونه ای طراحی شده است که برخلاف کانکتورهای قبلی USB، امکان اتصال کابل بصورت برعکس هم وجود دارد.

اما در برد PXBS01 این کانکتور فقط در یک جهت کار میکند. یعنی اگر کابل بصورت برعکس به برد متصل شود، ارتباط برقرار نخواهد شد و باید جهت آنرا برعکس کرده و دوباره به برد متصل کنید. علت آنهم عدم پشتیبانی تراشه FT601Q از کانکتور Type-C است. البته امکان ساخت مدار جایگزین با IC های جانبی وجود دارد که حالت برعکس اتصال کابل را هم پشتیبانی کند که در برد PXBS01 مدار خارجی ساخته نشده است و در نتیجه کابل فقط در یک جهت اتصال را برقرار میکند.

شکل ۱۹ شماتیک کانکتور USB Type-C را نشان میدهد که همانطور که مشاهده میشود فقط در یک جهت امکان اتصال وجود دارد.

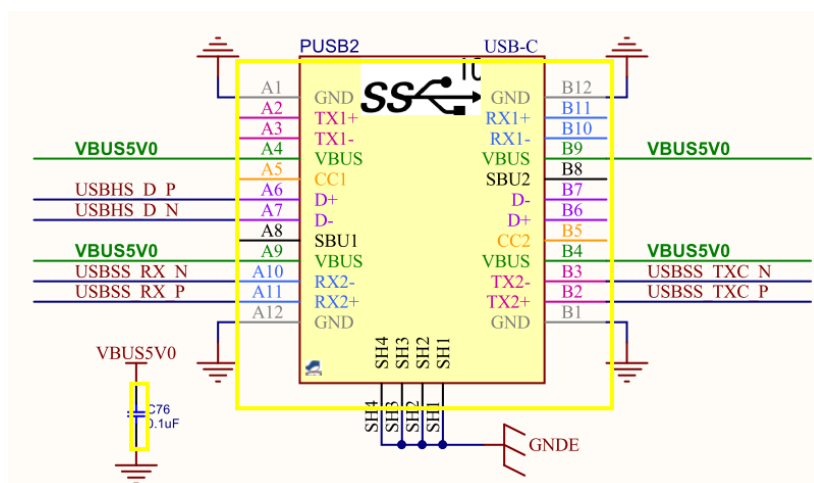


Figure ۱۶ : USB Type-C Connector Schematic

USB3.0 Clock Source ۲,۱,۱

یک کریستال 30MHz 50ppm با مرجع X2 کلاک ورودی FT601Q را تامین میکند.

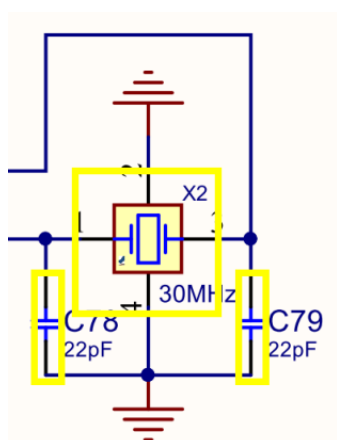


Figure ۱۷ :FT601Q Clock Source

U1 Connector Pin	Schematic Net Name	I/O Standard	FT601Q USB3.0 U6	
			Pin Number	Pin Name
C37	USB3_F_CLK	LVC MOS33	58	CLK
C80	USB3_F_BE0	LVC MOS33	4	BE_0
C78	USB3_F_BE1	LVC MOS33	5	BE_1
C74	USB3_F_BE2	LVC MOS33	6	BE_2
C72	USB3_F_BE3	LVC MOS33	7	BE_3
C70	USB3_F_TXE#	LVC MOS33	8	TXE_N
C68	USB3_F_RXF#	LVC MOS33	9	RXE_N
C64	USB3_F_SIW#	LVC MOS33	10	SIWU_N
C62	USB3_F_WR#	LVC MOS33	11	WR_N
C58	USB3_F_RD#	LVC MOS33	12	RD_N
C56	USB3_F_OE#	LVC MOS33	13	OE_N
C52	USB3_F_RST#	LVC MOS33	15	RESET_N
C50	USB3_F_WKUP#	LVC MOS33	16	WAKEUP_N
C46	USB3_F_GPIO0	LVC MOS33	17	GPIO0
C44	USB3_F_GPIO1	LVC MOS33	18	GPIO1
C51	USB3_F_D0	LVC MOS33	40	DATA_0
C55	USB3_F_D1	LVC MOS33	41	DATA_1
C57	USB3_F_D2	LVC MOS33	42	DATA_2
C61	USB3_F_D3	LVC MOS33	43	DATA_3
C63	USB3_F_D4	LVC MOS33	44	DATA_4
C67	USB3_F_D5	LVC MOS33	45	DATA_5
C69	USB3_F_D6	LVC MOS33	46	DATA_6
C71	USB3_F_D7	LVC MOS33	47	DATA_7
C73	USB3_F_D8	LVC MOS33	50	DATA_8
C77	USB3_F_D9	LVC MOS33	51	DATA_9
C79	USB3_F_D10	LVC MOS33	52	DATA_10
C81	USB3_F_D11	LVC MOS33	53	DATA_11
C83	USB3_F_D12	LVC MOS33	54	DATA_12
C87	USB3_F_D13	LVC MOS33	55	DATA_13
C89	USB3_F_D14	LVC MOS33	56	DATA_14
C91	USB3_F_D15	LVC MOS33	57	DATA_15
C93	USB3_F_D16	LVC MOS33	60	DATA_16
C95	USB3_F_D17	LVC MOS33	61	DATA_17
C97	USB3_F_D18	LVC MOS33	62	DATA_18
C99	USB3_F_D19	LVC MOS33	63	DATA_19
C49	USB3_F_D20	LVC MOS33	64	DATA_20
C45	USB3_F_D21	LVC MOS33	65	DATA_21
C43	USB3_F_D22	LVC MOS33	66	DATA_22
C100	USB3_F_D23	LVC MOS33	67	DATA_23
C98	USB3_F_D24	LVC MOS33	69	DATA_24
C96	USB3_F_D25	LVC MOS33	70	DATA_25
C94	USB3_F_D26	LVC MOS33	71	DATA_26
C92	USB3_F_D27	LVC MOS33	72	DATA_27
C90	USB3_F_D28	LVC MOS33	73	DATA_28
C88	USB3_F_D29	LVC MOS33	74	DATA_29
C84	USB3_F_D30	LVC MOS33	75	DATA_30
C82	USB3_F_D31	LVC MOS33	76	DATA_31

Table 9 : FT601Q Connections

User IO Connectors ۲,۲

برد PXBS01 شامل دو ردیف کانکتور پین هدر ۹۶ پایه سه ردیف است. کانکتورهای J4 و J5 هر کدام با ۴۰ پایه ورودی خروجی که به FPGA متصل شده اند، یعنی در مجموع ۸۰ پایه، امکان افزودن قطعات خارجی یا اتصال به سایر سیستم ها و بردها، را فراهم میکنند.

هر دو کانکتور در طول برد قرار گرفته اند و تقریباً تمام طول برد را شامل میشوند و علاوه بر پایه های I/O که مستقیماً به FPGA متصل شده اند، پایه تغذیه ورودی برد، کلاک ورودی و پایه های متعدد زمین جهت انتقال تغذیه و بهبود کیفیت سیگنال را شامل میشوند.

U1 Conn Pin	Schematic Net Name	J4 Connector Pin			Schematic Net Name	U1 Conn Pin
5v Input	VCC5V0	A1	GND	C1	VCC3V3	3.3v output
5v Input	VCC5V0	A2	GND	C2	VCC3V3	3.3v output
Ground	GND	A3	GND	C3	GND	Ground
A60	BO_L47_P	A4	GND	C4	BO_L35_P	A59
A58	BO_L47_N	A5	GND	C5	BO_L35_N	A57
A56	BO_L46_P	A6	GND	C6	BO_L43_P	A55
A54	BO_L46_N	A7	GND	C7	BO_L43_N	A53
Ground	GND	A8	GND	C8	GND	Ground
A50	BO_L16_N	A9	GND	C9	BO_L7_N	A49
A78	BO_L16_P	A10	GND	C10	BO_L7_P	A47
A46	BO_L17_N	A11	GND	C11	BO_L6_N	A45
A44	BO_L17_P	A12	GND	C12	BO_L6_P	A43
Ground	GND	A13	GND	C13	GND	Ground
A40	BO_L18_N	A14	GND	C14	BO_L5_N	A39
A38	BO_L18_P	A15	GND	C15	BO_L5_P	A37
A36	BO_L32_N	A16	GND	C16	BO_L4_N	A35
A34	BO_L32_P	A17	GND	C17	BO_L4_P	A33
Ground	GND	A18	GND	C18	GND	Ground
A30	BO_L44_N	A19	GND	C19	BO_L3_N	A29
A28	BO_L44_P	A20	GND	C20	BO_L3_P	A27
A26	BO_L45_N	A21	GND	C21	BO_L2_N	A25
A24	BO_L45_P	A22	GND	C22	BO_L2_P	A23
Ground	GND	A23	GND	C23	GND	Ground
A20	BO_L33_N	A24	GND	C24	BO_L15_N	A19
A18	BO_L33_P	A25	GND	C25	BO_L15_P	A17
A16	BO_L34_N	A26	GND	C26	BO_L14_N	A15
A14	BO_L34_P	A27	GND	C27	BO_L14_P	A13
Ground	GND	A28	GND	C28	GND	Ground
---	NC	A29	GND	C29	NC	---
---	NC	A30	GND	C30	CLK_EXA1_P	A7
Ground	GND	A31	GND	C31	GND	Ground
Ground	GND	A32	GND	C32	GND	Ground

TableY : J4 Connector Pinout

U1 Conn Pin	Schematic Net Name	J5 Connector Pin			Schematic Net Name	U1 Conn Pin
5V Input	VCC5V0	A1	GND	C1	VCC3V3	3.3V output
5V Input	VCC5V0	A2	GND	C2	VCC3V3	3.3V output
Ground	GND	A3	GND	C3	GND	Ground
B60	B1_L33_N	A4	GND	C4	B1_L9_N	B59
B58	B1_L33_P	A5	GND	C5	B1_L9_P	B57
B56	B1_L32_N	A6	GND	C6	B1_L10_N	B55
B54	B1_L32_P	A7	GND	C7	B1_L10_P	B53
Ground	GND	A8	GND	C8	GND	Ground
B50	B1_L31_N	A9	GND	C9	B1_L50_N	B49
B78	B1_L31_P	A10	GND	C10	B1_L50_P	B47
B46	B1_L30_N	A11	GND	C11	B1_L51_N	B45
B44	B1_L30_P	A12	GND	C12	B1_L51_P	B43
Ground	GND	A13	GND	C13	GND	Ground
B40	B1_L29_N	A14	GND	C14	B1_L48_N	B39
B38	B1_L29_P	A15	GND	C15	B1_L48_P	B37
B36	B1_L21_N	A16	GND	C16	B1_L49_N	B35
B34	B1_L21_P	A17	GND	C17	B1_L49_P	B33
Ground	GND	A18	GND	C18	GND	Ground
B30	B1_L20_N	A19	GND	C19	B1_L46_N	B29
B28	B1_L20_P	A20	GND	C20	B1_L46_P	B27
B26	B1_L19_N	A21	GND	C21	B1_L47_N	B25
B24	B1_L19_P	A22	GND	C22	B1_L47_P	B23
Ground	GND	A23	GND	C23	GND	Ground
B20	B1_L61_N	A24	GND	C24	B0_L44_N	B19
B18	B1_L61_P	A25	GND	C25	B0_L44_P	B17
B16	B1_L70_N	A26	GND	C26	B0_L45_N	B15
B14	B1_L70_P	A27	GND	C27	B0_L45_P	B13
Ground	GND	A28	GND	C28	GND	Ground
---	NC	A29	GND	C29	NC	---
B10	CLK_EXB2_N	A30	GND	C30	CLK_EXB1_N	B9
Ground	GND	A31	GND	C31	GND	Ground
Ground	GND	A32	GND	C32	GND	Ground

Table 11: J5 Connector pin out